

### Hardware:

Zwei **SPI**-Schnittstellen mit je einem **Chipselect**-Signal

Bis zu **20 Mbit/s** Bitrate / 20 MHz Arbeitsfrequenz der SPI

**Systemintegration** über **CAN-Bus** (bis zu 1 Mbit/s) – eine zweite CAN-Schnittstelle steht für benutzerdefinierte Applikationen zur Verfügung. Anbindung über **Ethernet** (100 Mbit/s) ist als Erweiterung möglich.

### Software:

**SPI-Master**-Funktionalität

**SPI-Slave**-Funktionalität

**Full-Duplex**-Modus

**Listen-Only**-Modus

**Umsetzung** der (Applikations-) Daten von CAN auf SPI und umgekehrt

SPI-Schnittstellenparameter zur Laufzeit konfigurierbar: **Taktpolarität**, **Phase**, **Bitorder**, **Länge** der Datenkommunikation

Von einer 1:1-Umsetzung der Daten (z.B. Simulation eines A/D-Wandlers) bis hin zur Implementierung von **kundenspezifischen Protokollen** sind alle Optionen realisierbar (Softwareanpassung für kundenspezifische Anforderungen nötig)

Berechnung und Prüfung von **CRC-Prüfsummen** und **Paritätsbits** im SPI-Protokoll möglich

Rückmeldung von **Fehlern** der SPI-Schnittstelle über CAN-Bus

**Fehlerinjektion** auf Daten- und Protokollebene (z.B. falsche Datenlänge, fehlerhafte CRC und fehlerhafte Parität) – Erweiterung nach Kundenanforderungen möglich

Simulation **elektrischer Kurzschlüsse** auf der SPI-Versorgungsspannung

